

Лабораторна робота № 4

Тема: Тригери.

Мета: Ознайомитись з принципом побудови та логікою роботи тригерів.

Теоретичні відомості

Базовим елементом будь-якої електронної пам'яті є *тригер*.

Тригер – це логічний елемент, який зберігає (пам'ятає) встановлений в ньому логічний стан 0 або 1. Вони знаходять використання у схемах ЕОМ, в якості двійкових елементів пам'яті, а також для реалізації операцій двійкового лічильника.

Тригер здібен зберігати 1 біт інформації, тобто є одно розрядним елементом пам'яті. У схемі тригера поточні значення виходів залежать не тільки від поточних значень входів, але і від роботи схеми до поточного моменту.

Тригер має два стійких положення:

2 входи – встановити S

– скинути R

2 виходи – прямий Q

– інверсний Q'

Схема тригера складається з 2 логічних елементів (“АБО-НІ” чи “І-НІ”) пов'язаних зворотними зв'язками. зворотні зв'язки утримують схему в стійкому стані.

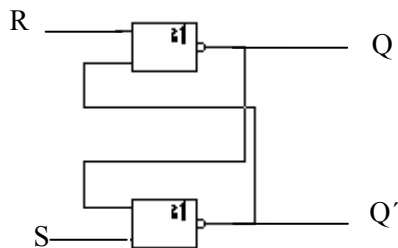


Рис. 1 Схема асинхронного тригера “АБО-НІ”

$$S=1, R=0 \rightarrow Q' = \overline{S+Q} = \overline{1+Q} = 0$$
$$Q = \overline{R+Q'} = \overline{0+0} = 1$$

$$R=1, S=0 \rightarrow Q' = \overline{S+Q} = \overline{0+Q} = 1$$
$$Q = \overline{R+Q'} = \overline{1+1} = 0$$

S	R	Q
0	0	Зберігає попередній стан
0	1	0
1	0	1
1	1	заборонено

$R=0, S=0 \rightarrow$ стан вихідних сигналів зберігається, тому RS- тригер можна використовувати для зберігання інформації.

$R=1, S=1 \rightarrow$ стан вихідних сигналів не визначений, тому заборонений.

Синхронний RS- тригер.

Щоб отримати синхронний RS- тригер необхідно в схему асинхронного RS- тригера додати дві схеми "І-НІ", або (рис. 2)

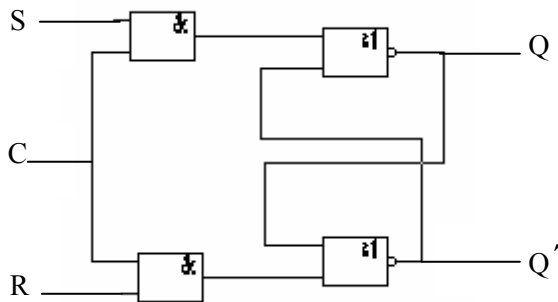


Рис. 2 Схема синхронного тригера "АБО-НІ"

Наявність входу C означає, що момент перемикання пов'язаний з моментом подачі синхроімпульсу на вхід. Це тригер, який реагує на вхідні сигнали тільки в певні моменти часу. Ці моменти задаються за допомогою додаткового вхідного сигналу синхронізації C.

При $C=1 R=R' S=S'$ - вплив виникає через перехід тактового сигналу від 0 до 1.

Синхронні тригери змінюють свій стан тільки у тому випадку, коли змінна синхронізації дорівнює 1.

Тактом називають момент часу, коли змінна синхронізації дорівнює 1.

JK- тригер.

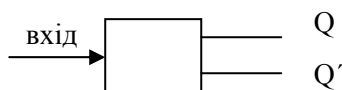
JK –тригер відрізняється від RS –тригера тим, що при $R=S=1$ він міняє свій стан на протилежний, тобто в нього немає невизначеного стану, як в RS –тригері (при кожному тактовому сигналі). В цьому випадку JK –тригер працює як лічильник, виконуючи функції T –тригера.

$J=1, K=0, C=1 \rightarrow Q=1, Q'=0$

$J=0, K=1, C=1 \rightarrow Q=0, Q'=1$

Т- тригер.

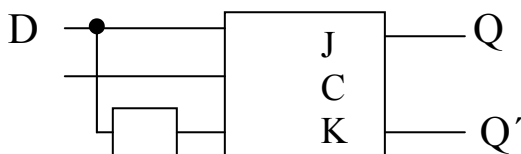
В цьому тригері є тільки один вхід. Кожний сигнал, який потрапляє на вхід, змінює його стан на протилежний (рахунковий режим, лічильник)



Т	$Q_{(n+1)}$
0	$Q_{(t)}$
1	$Q'_{(t)}$

D- тригер.

Також як Т- тригер має 1 вхід і працює таким чином: виконує тільки функції зберігання значення змінної, яку на нього подали і це значення може бути зчитано і скопійовано скільки завгодно раз, поки його не змінить інше значення. Якщо $C=0$, то ніяких змін у тригері не виникає.



D – вхід даних
C – вхід запису

На вході D може постійно мінятися інформація (0 або 1), але тригер запам'ятовує її стан лише в той момент, коли на вхід C надійде сигнал запису, тобто в цей момент робиться “фотографування” (0 або 1 на вході D).

Цей тип тригера переносить інформацію з D-входу на вихід Q лише в той момент, коли на вході C відбувається перехід з 0 в 1.

Якщо ж на вході C відбувається перехід 1 в 0, то запам'ятовування нової інформації не відбувається.

D	C	Q
1	1	x
0	0	x
1	┌	1
0	└	0
1	└	x
0	┌	x

x – попередній стан (0 або 1)

┐ - перехід з 0 в 1

Цей тип тригера запам'ятовує інформацію в момент вмикання на вході С (логічного) 0.

Якщо ж там знаходиться 1 то на виході Q буде просто повторюватись інформація, яка міняється на вході С.

D	C	Q
1	0	x
0	0	x
1	1	1
0	1	0

Послідовність виконання роботи

1. Побудувати та дослідити асинхронні RS-тригери на логічних елементах І-НІ та АБО-НІ, рис. 1 і 2. За результатами досліджень скласти таблиці переходів.

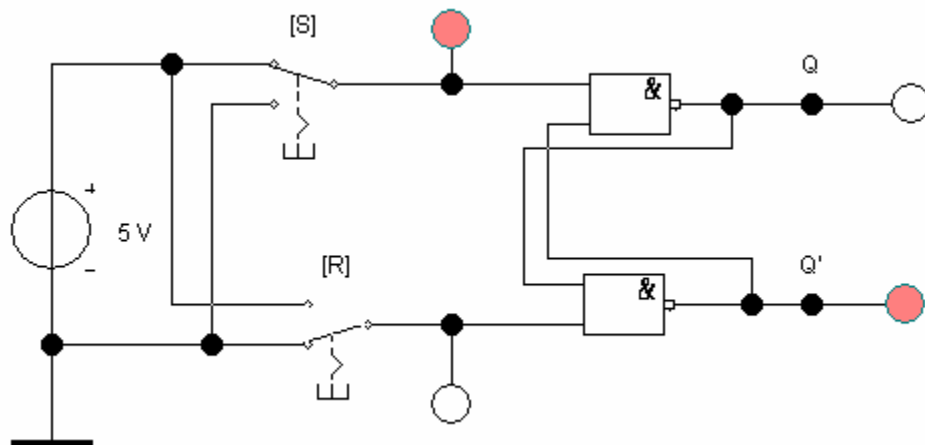


Рис. 1

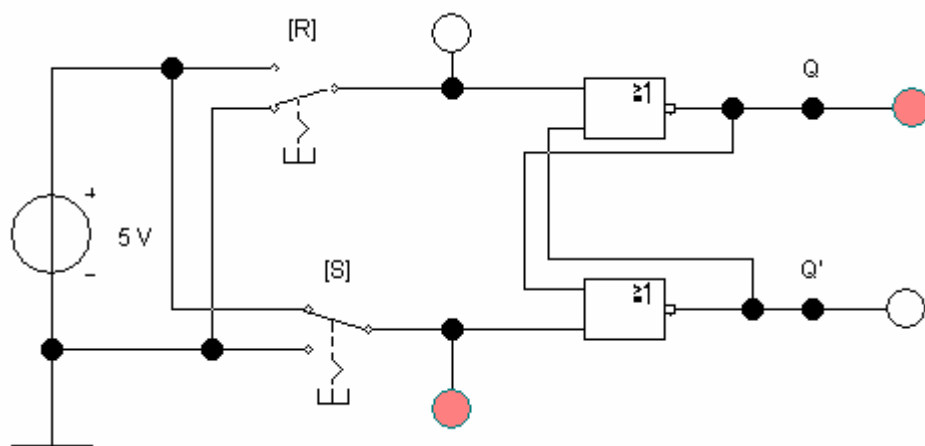


Рис. 2

I–HI				АБО–HI			
R	S	Q_n	Q_{n+1}	R	S	Q_n	Q_{n+1}
0	0	0		0	0	0	
0	0	1		0	0	1	
0	1	0		0	1	0	
0	1	1		0	1	1	
1	0	0		1	0	0	
1	0	1		1	0	1	
1	1	0		1	1	0	
1	1	1		1	1	1	

2. Побудувати та дослідити синхронний RS -тригер на логічних елементах АБО–HI, рис. 3. За результатами досліджень скласти таблицю переходів.

C	R	S	Q_n	Q_{n+1}
Л	0	0	0	
—	0	0	1	
Л	0	1	0	
—	0	1	1	
Л	1	0	0	
—	1	0	1	
Л	1	1	0	
—	1	1	1	

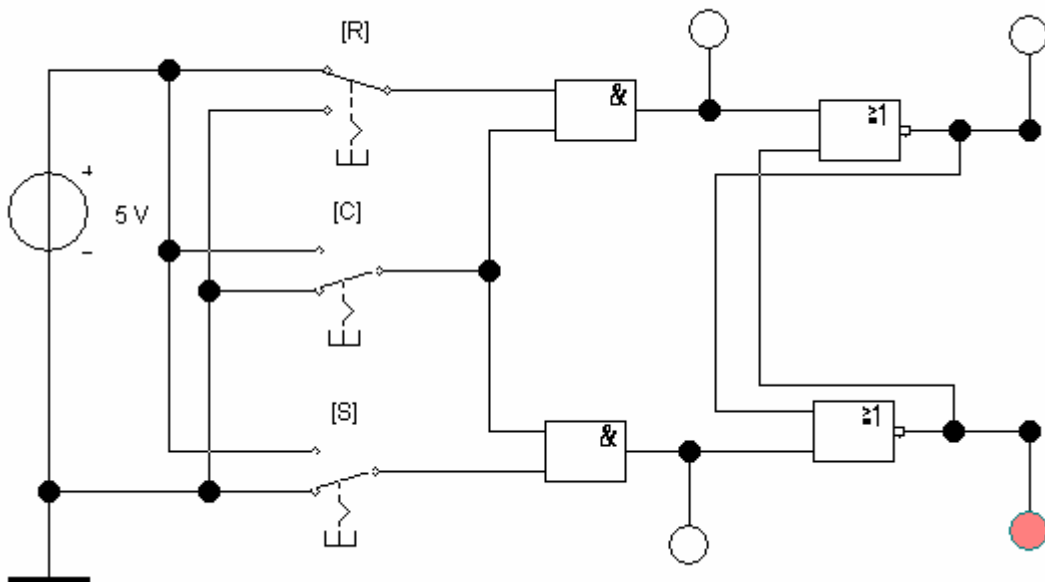


Рис. 3

3. Дослідити синхронний JK -тригер в режимах JK -тригера, T -тригера та D -тригера, рис. 4. За результатами досліджень скласти таблиці переходів.

JK

T

D

C	R	S	Q_n	Q_{n+1}	C	T	Q_n	Q_{n+1}	C	D	Q_n	Q_{n+1}
0	0	0	0		0	1	0		0	0	1	
0	0	1	1		0	1	1		0	1	1	
0	1	0	0		0	1	0		0	0	1	
0	1	1	1		0	1	1		0	1	1	
1	0	0	0		1	1	0		1	0	0	
1	0	1	1		1	1	1		1	1	0	
1	1	0	0		1	1	0		1	0	0	
1	1	1	1		1	1	1		1	1	0	

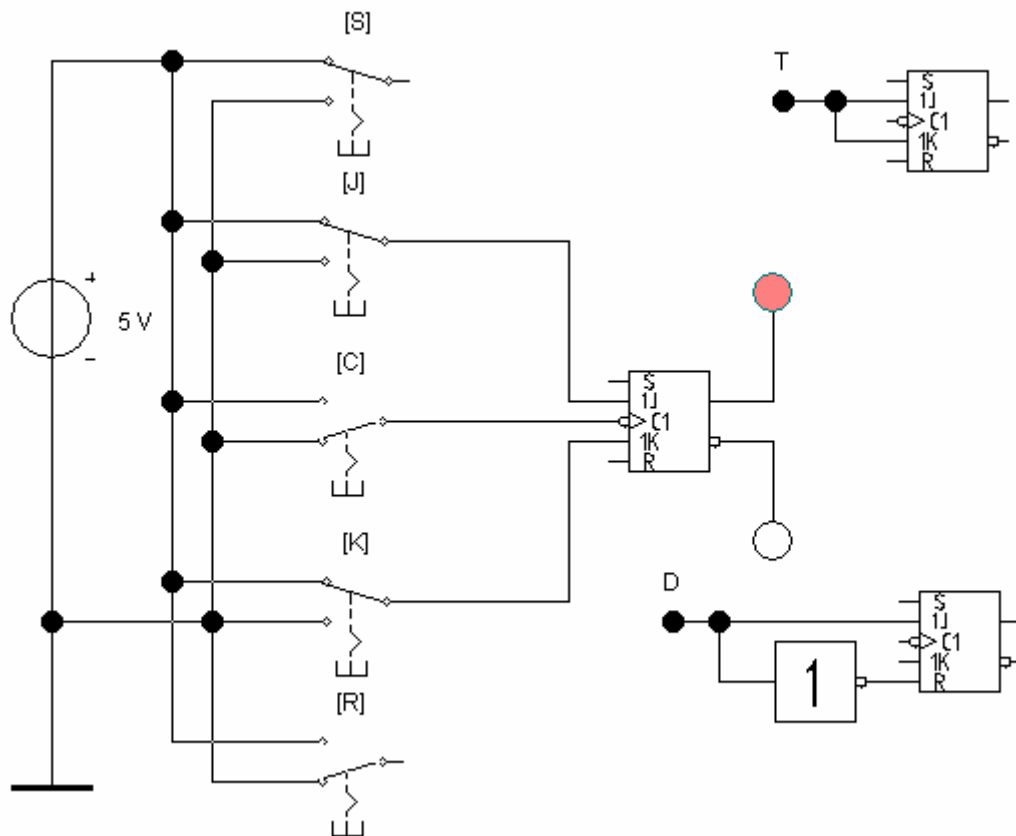


Рис. 4

Контрольні запитання

1. Що таке тригер, принцип дії?
2. Принцип дії RS-тригера?
3. Принцип дії синхронного RS-тригера?
4. Принцип дії JK-тригера?
5. Принцип дії T-тригера?
6. Принцип дії D-тригера?