

# Комп'ютерна схемотехніка та архітектура комп'ютерів

## Режими роботи мікропроцесорної системи



# Режими роботи мікропроцесорної системи

Практично будь-яка розвинена мікропроцесорна система (у тому числі і комп'ютер) підтримує три основні режими обміну по магістралі: **програмний обмін інформацією; обмін з використанням переривань (Interrupts); обмін з використанням прямого доступу до пам'яті (ПДП, DMA –Direct Memory Access).**

## Програмний обмін інформацією



Програмний обмін інформацією є основним у будь-якій мікропроцесорній системі. Він передбачений завжди, без нього неможливі інші режими обміну. У цьому режимі процесор є одноосібним господарем (Master) системної магістралі. Всі операції (цикли) обміну інформацією в даному випадку ініціюються тільки процесором, усі вони виконуються строго в порядку, згідно виконуваною програмою.

Процесор читає (вибирає) з пам'яті коди команд і виконує їх, читаючи дані з пам'яті або з пристрою введення/виведення, обробляючи їх, записуючи дані в пам'ять або передаючи їх у пристрій введення/виведення. Програма може бути лінійною, циклічною, може містити переходи (стрибки), але вона завжди безперервна і повністю знаходиться під контролем процесора. Ні на які зовнішні події, не пов'язані з програмою, процесор не реагує (рис. 1). Всі сигнали на магістралі в даному випадку контролюються процесором.

# Режими роботи мікропроцесорної системи

## Обмін за перериваннями

Обмін за перериваннями використовується тоді, коли необхідна реакція МПС на якусь зовнішню подію, на появу зовнішнього сигналу. У разі комп'ютера зовнішньою подією може бути, наприклад, натиснення на клавішу клавіатури або надходження по локальній мережі пакету даних. Комп'ютер повинен реагувати на це, відповідно, виведенням символу на екран або ж читанням і обробкою прийнятого по мережі пакету.

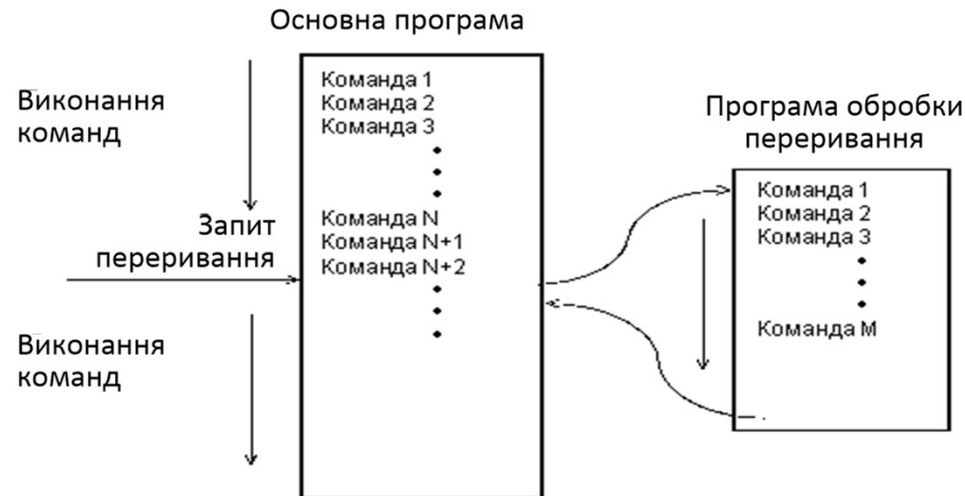
У загальному випадку організувати реакцію на зовнішню подію можна трьома різними шляхами:

- ❑ за допомогою постійного програмного контролю факту появи події (так званий метод опитування прапора або **polling**);
- ❑ за допомогою **переривання**, тобто примусового переведення процесора з виконання поточної програми на виконання екстрено необхідної програми;
- ❑ за допомогою **прямого доступу до пам'яті**, тобто без участі процесора при його відключенні від системної магістралі.

У режимі переривання процесор, отримавши запит переривання від зовнішнього пристрою (**IRQ** – Interrupt ReQuest), закінчує виконання поточної команди і переходить до програми обробки переривання. Закінчивши виконання програми обробки переривання, він повертається до перерваної програми з того місця, де його перервали

# Режими роботи мікропроцесорної системи

## Обмін за перериваннями

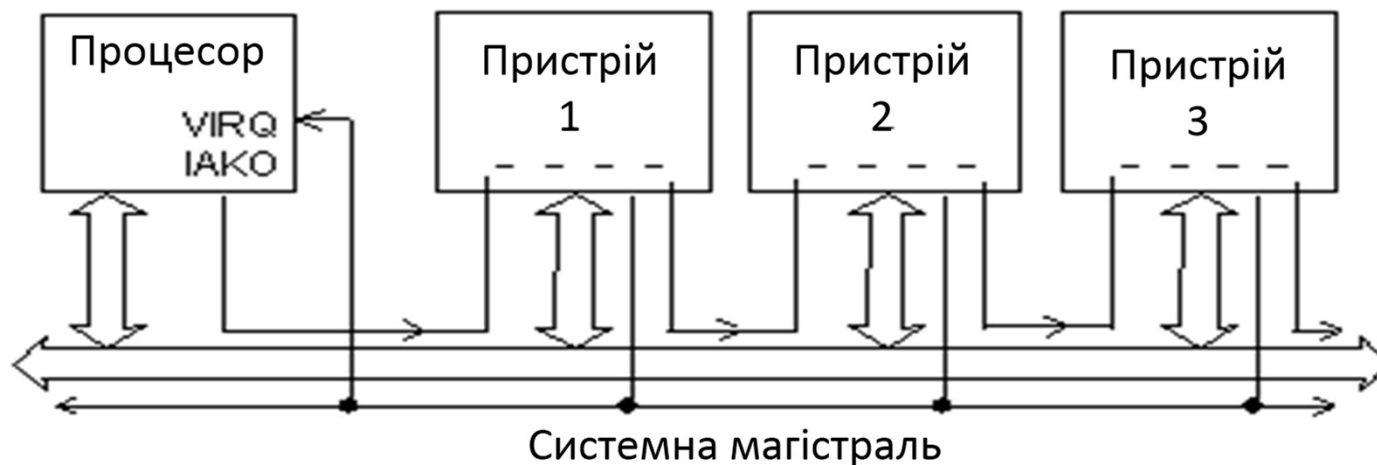


Тут важливе те, що вся робота, як і у разі програмного режиму, здійснюється самим процесором, зовнішня подія просто тимчасово відволікає його. Реакція на зовнішню подію за перериванням в загальному випадку повільніше, ніж при програмному режимі. Як і у разі програмного обміну, тут всі сигнали на магістралі виставляються процесором, тобто він повністю контролює магістраль. Для обслуговування переривань в систему іноді вводиться спеціальний **модуль контролера переривань**, але він в обміні інформацією не бере участь. Його завдання полягає в тому, щоб спростити роботу процесора із зовнішніми запитами переривань. Цей контролер програмно управляється процесором по системній магістралі.

## Обмін за перериваннями

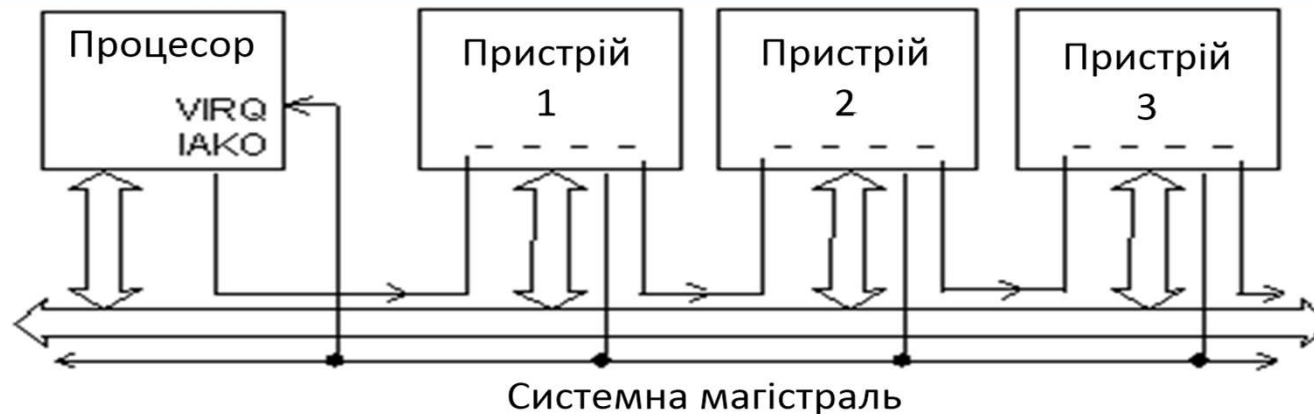
Переривання в мікропроцесорних системах бувають двох основних типів: **векторні переривання**, які вимагають проведення циклу читання по магістралі; **радіальні переривання**, які не вимагають ніякого циклу обміну по магістралі.

При **векторному перериванні** код номера переривання передається процесору тим пристроєм введення/виведення, який дане переривання запитало. Для цього процесор проводить цикл читання по магістралі, і по шині даних отримує код номера переривання. Шина адреси в даному циклі не використовується, оскільки пристрій, що зробив запитав переривання, і так знає, що процесор звертатиметься саме до нього. В цьому випадку в магістралі достатньо всього однієї лінії запиту переривання для всіх пристроїв введення/виведення. Такі переривання організовані, наприклад, в магістралі Q-bus





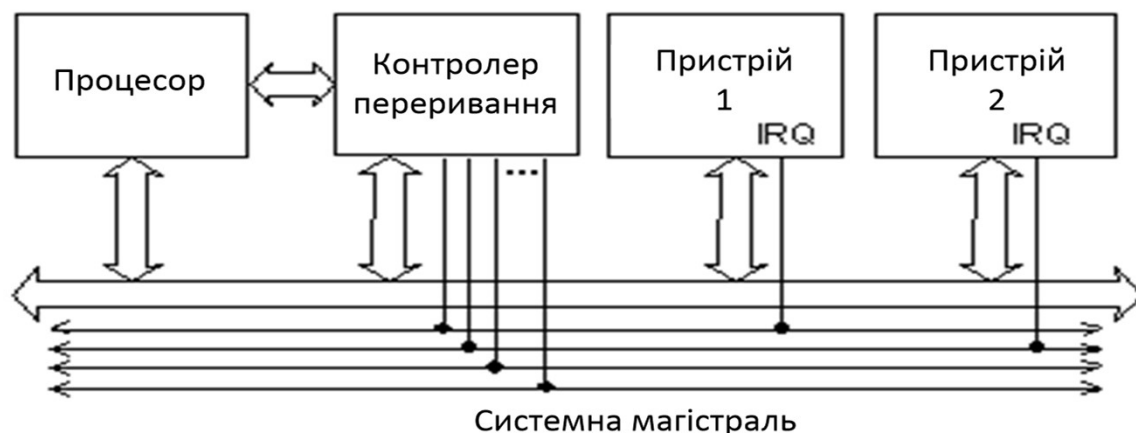
## Обмін за перериваннями



Запит переривання здійснюється негативним сигналом **-VIRQ**, який може формуватися кожним з пристроїв, що роблять запит переривання. Отримавши сигнал – **VIRQ**, процесор надає переривання (закінчивши заздалегідь виконання поточної команди). Для цього він виставляє **сигнал читання даних – DIN** і **сигнал надання переривання IAKO**. Цей сигнал IAKO послідовно проходить через всі пристрої, які можуть запитувати переривання. Якщо пристрій зробив запит переривання, то він не пропускає через себе цей сигнал. Якщо переривання одночасно запитали два або більше пристроїв, то сигнал надання переривання отримає тільки один пристрій, а саме той, який ближче до процесора (географічний пріоритет, Daisy Chain). Отримавши сигнал IAKO, пристрій, що запитав переривання, повинний зняти свій сигнал **-VIRQ**. Далі процесор проводить цикл безадресного читання номера переривання. У відповідь на отримані сигнали – **DIN** і **IAKO** пристрій, якому надано переривання, повинен видати на шину адреси/даних код номера переривання (адресу вектора переривання) і виставити сигнал підтвердження – **RPLY**. Процесор читає код номера переривання і закінчує цикл безадресного читання зняттям сигналів – **DIN** і **IAKO**

## Обмін за перериваннями

При **радіальному перериванні** в магістралі є стільки ліній запиту переривання, скільки всього може бути різних переривань. Тобто кожен пристрій введення/виведення, для організації обміну за переривання, подає сигнал запиту переривання по своїй окремій лінії. Процесор дізнається про номер переривання за номером лінії, по якій прийшов сигнал запиту переривання. Ніяких циклів обміну по магістралі при цьому не потрібні. У разі радіальних переривань в систему включається додаткова мікросхема контролера переривань, яка обробляє сигнали запитів переривань. Саме так організовані переривання, наприклад, у магістралі ISA.



Процесор «спілкується» з контролером переривань як по магістралі (щоб задати йому режими роботи), так і поза магістраллю (при обробці запитів на переривання). Сигнали запитів переривань IRQ розподіляються між усіма пристроями магістралі. На кожену лінію IRQ доводиться один пристрій. Запитом переривання є передній, позитивний фронт сигналу IRQ. При одночасному надходженні сигналів IRQ від декількох пристроїв порядок їх обслуговування визначається контролером переривань.

## Обмін за перериваннями

**Векторні переривання** забезпечують системі велику гнучкість, в системі їх може бути дуже багато. Однак вони вимагають додаткових апаратних вузлів у всіх пристроях, що роблять запит на переривання, для обслуговування циклів безадресного читання.

**Радіальних переривань** в системі не дуже багато (від 1 до 16). При цьому типі переривань, як правило, потрібне введення в систему спеціального контролера переривань. Кожне радіальне переривання вимагає введення додаткової лінії в шину управління системної магістралі. Але працювати з радіальними перериваннями простіше, оскільки все зводиться тільки до формування єдиного сигналу IRQ, і ніяких циклів обміну по магістралі не потрібні.

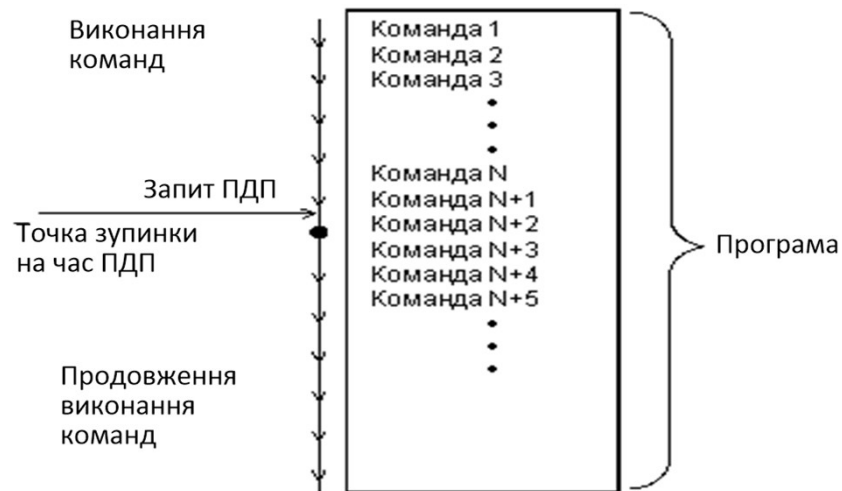
## Обмін з використанням прямого доступу до пам'яті

**Прямий доступ до пам'яті** (ПДП, DMA) – це режим, що принципово відрізняється від двох раніше розглянутих режимів тим, що обмін по системній шині йде без участі процесора. Зовнішній пристрій, що вимагає обслуговування, сигналізує процесору, що режим ПДП необхідний, у відповідь на це процесор завершує виконання поточної команди і відключається від усіх шин, повідомляючи пристрою, що запитав, що обмін у режимі ПДП можна починати.



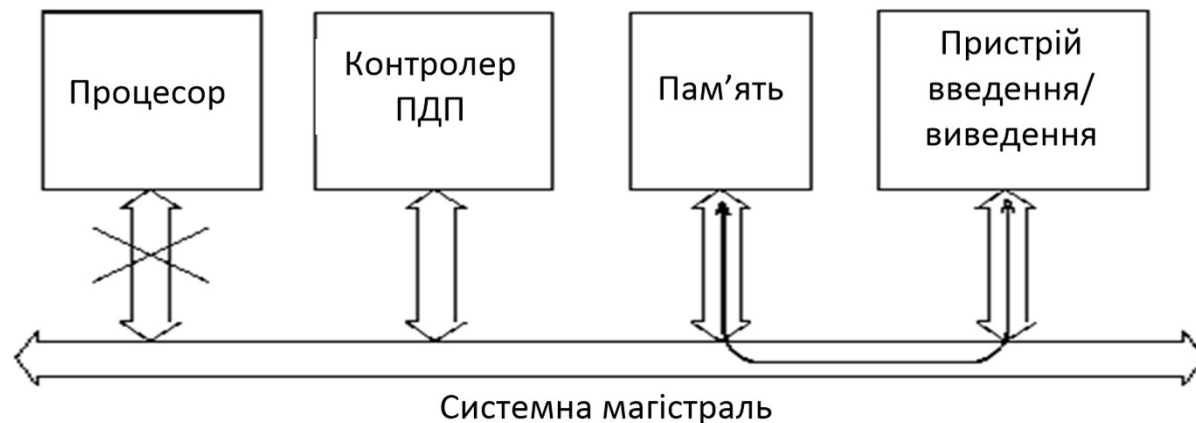
## Обмін з використанням прямого доступу до пам'яті

Операція ПДП зводиться до пересилки інформації з пристрою введення/виведення в пам'ять або ж з пам'яті в пристрій введення/виведення. Коли пересилка інформації буде завершена, процесор знов повертається до перерваної програми, продовжуючи її з того місця, де його. Це схоже на режим обслуговування переривань, але в даному випадку процесор не бере участь в обміні. Як і у разі переривань, реакція на зовнішню подію при ПДП істотно повільніше, ніж при програмному режимі.



Зрозуміло, що в цьому випадку потрібне введення в систему додаткового пристрою (**контролера ПДП**), який здійснюватиме повноцінний обмін по системній магістралі без жодної участі процесора. Причому процесор заздалегідь повинен повідомити контролеру ПДП, звідки йому слід брати інформацію і/або куди її слід поміщати. Контролер ПДП може вважатися спеціалізованим процесором, який відрізняється тим, що сам не бере участь в обміні, не приймає в себе інформацію і не видає її

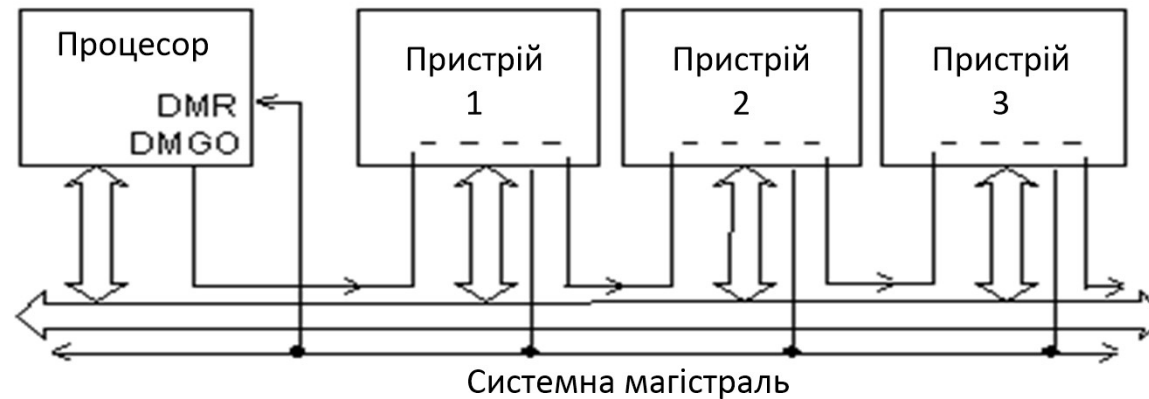
## Обмін з використанням прямого доступу до пам'яті



*Контролер ПДП може входити до складу пристрою введення/виведення, якому необхідний режим ПДП або навіть до складу декількох пристроїв введення/виведення. Теоретично обмін за допомогою прямого доступу до пам'яті може забезпечити вищу швидкість передачі інформації, ніж програмний обмін, оскільки процесор передає дані повільніше, ніж спеціалізований контролер ПДП. Проте на практиці ця перевага реалізується далеко не завжди.*

*Якщо в системі вже є самостійний контролер ПДП, то це може у ряді випадків істотно спростити апаратну реалізацію пристроїв введення/виведення, що працюють у режимі ПДП. У цьому полягає єдина безперечна перевага режиму ПДП.*

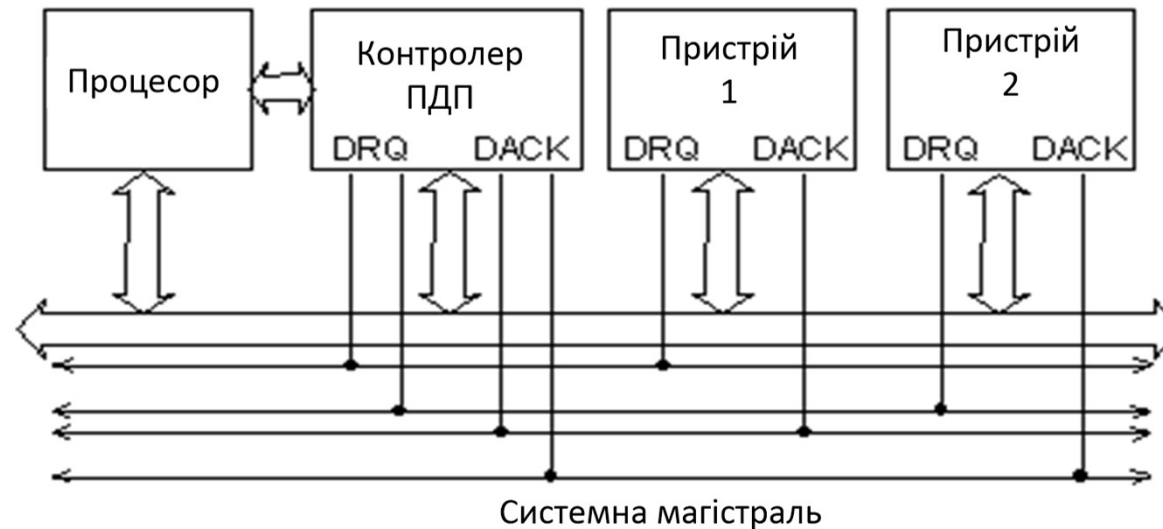
## Обмін з використанням прямого доступу до пам'яті



На магістралі Q-bus запит і надання ПДП організуються подібно до запиту і надання переривання. **Сигнал запиту ПДП (DMR)** передається всіма пристроями, що потребують ПДП, **по одній лінії магістралі**. Процесор, отримавши сигнал – DMR, видає **сигнал надання ПДП DMGO**, аналогічний сигналу ІАКО. Цей сигнал також проходить через всі пристрої послідовно, внаслідок чого ПДП отримує тільки той пристрій, який знаходиться ближче до процесора (географічний пріоритет). А потім пристрій, що отримав ПДП, проводить цикли обміну по магістралі, аналогічно циклам програмного обміну. У циклах ПДП інформація читається з пам'яті і записується в пристрій введення/виведення, або навпаки — читається з пристрою введення/виведення і передається до пам'яті.

## Обмін з використанням прямого доступу до пам'яті

На магістралі ISA запит/надання ПДП дуже нагадує організацію радіальних переривань. Так само в системі існує контролер ПДП, до якого сходяться сигнали запити ПДП, які мають назву **DRQ**, і від якого розходяться сигнали надання ПДП-**DACK**. До кожного каналу ПДП (пара сигналів DRQ і -DACK) підключається тільки один пристрій, що запитує ПДП. Пристрій, що потребує ПДП, посилає сигнал запити DRQ і отримує у відповідь сигнал надання -DACK. Після цього контролер ПДП проводить цикли обміну по магістралі між пристроєм введення/виведення і пам'яттю.



На магістралі ISA використовуються окремі строби запису до пам'яті (MEMW) і запису до пристроїв введення/виведення (IOW), а також окремі строби читання з пам'яті (MEMR) і читання з пристроїв введення/виведення (IOR). Це дозволяє за один цикл обміну ПДП читати інформацію з пам'яті і записувати її до пристроїв введення/виведення або ж читати інформацію з пристрою введення/виведення і записувати її до пам'яті.