

Лічильники

Лічильник імпульсів (Pulse Counter) – електронний пристрій, що виконує підрахунок числа імпульсів, що надійшли на його вхід. Лічильники імпульсів побудовані на базі тригерів.

Кількість комбінацій вихідних сигналів, що знімаються з виходів тригерів лічильника або максимальну кількість імпульсів N , яку може підрахувати лічильник без його переповнення, для двійкових лічильників $N = 2^n$, де n -число розрядів (тригерів) лічильника, називають коефіцієнтом або модулем лічби.

У разі переповнення лічильника ($N > 2^n$) лічильник скидається, а рахунок циклічно поновлюється. Сукупність логічних одиниць і нулів на виходах тригерів (виходах лічильника) являє собою n -розрядне двійкове число, що визначає кількість імпульсів, що пройшли через лічильник.

Найпростіші лічильники імпульсів складаються з ланцюжка послідовно з'єднаних Т-тригерів, кожен з яких ділить частоту вхідного сигналу на два. Кожен з тригерів цього ланцюжка називають розрядом лічильника. Так, наприклад, чотирьох розрядні лічильники дозволяють отримати на виходах тригерів імпульси, частота яких нижче частоти вхідного сигналу в 2, 4, 8 і 16 разів або в 2^n раз, де n -номер тригера в ланцюжку. Такі лічильники отримали назву лічильники-подільники.

За принципом дії лічильники діляться на підсумовуючі (прямої лічби), віднімаючі (зворотної лічби) та реверсивні.

Підсумовуючий лічильник збільшує своє значення на одиницю при надходженні на його вхід чергового вхідного імпульсу.

Віднімаючий лічильник зменшує свій вміст на одиницю при надходженні на його вхід чергового вхідного імпульсу.

Реверсивний лічильник є поєднанням лічильників прямої та зворотної лічби. Для розпізнавання напрямку рахунку такий лічильник має додатковий вхід, який переключає режим рахунку, або має два роздільних входи для подачі на них імпульсів прямої та зворотної лічби.

Лічильники імпульсів поділяються на:

- асинхронні (послідовні);
- синхронні з асинхронним перенесенням (паралельні з послідовним перенесенням);
- синхронні (паралельні).

Асинхронні лічильники – це послідовні лічильники, які складаються з ланцюжка тригерів, які працюють в рахунковому режимі. Вихідний сигнал попереднього тригера служить вхідним сигналом для наступного.

Всі тригери включаються послідовно, отже, і виходи лічильника також перемикаються послідовно, рис. 5.1. Кожен наступний розряд перемикається з затримкою щодо попереднього, рис. 5.2. Чим більше розрядів має лічильник, тим

більший час йому потрібно на повне перемикання всіх розрядів.

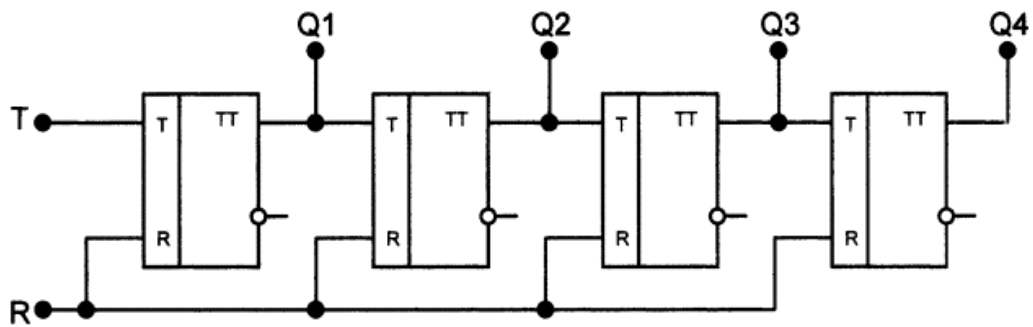


Рис. 5.1. Схема асинхронного (последовного) підсумовуючого лічильника на Т-тригерах

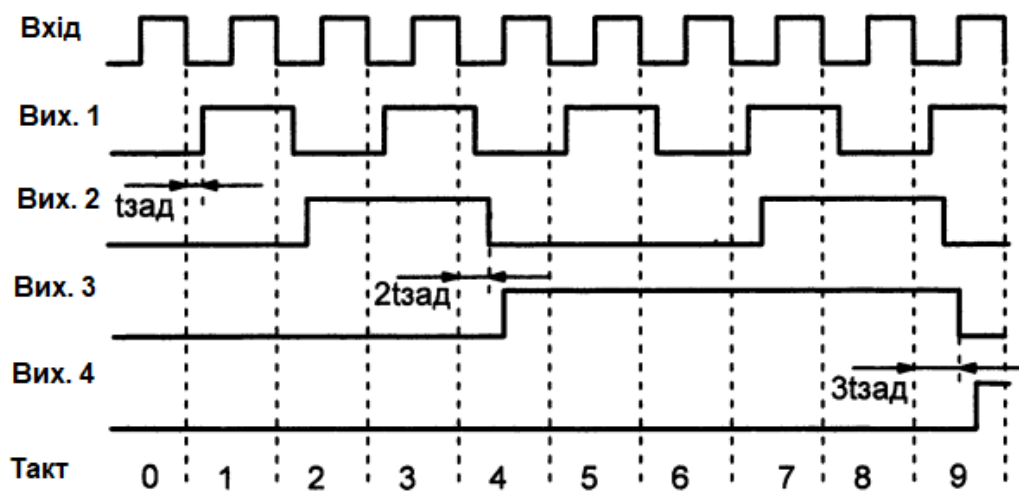


Рис. 5.2. Часова діаграма роботи чотирьох розрядного асинхронного лічильника

Затримка перемикання кожного розряду приблизно дорівнює затримці тригера. Повна затримка встановлення коду на виході лічильника дорівнює затримці одного розряду, помноженої на число розрядів лічильника.

При періоді вхідного сигналу, меншому повної затримки встановлення коду лічильника, правильний код на його виході не встигне встановитися. Це накладає обмеження на максимальну частоту вхідного сигналу.

Оскільки переключення розрядів відбувається з прогресуючою затримкою, сигнали на виходах лічильника з'являються не одночасно з вхідним сигналом, тобто асинхронно.

Мікросхеми асинхронних лічильників не дуже розповсюджені. Це, наприклад, ТТЛ-мікросхеми типу ІЕ2 (чотирьох розрядний двійково-десятковий лічильник), ІЕ5 (чотирьох розрядний двійковий лічильник) та ІЕ19 (здвоєний чотирьох розрядний лічильник), рис. 5.3.

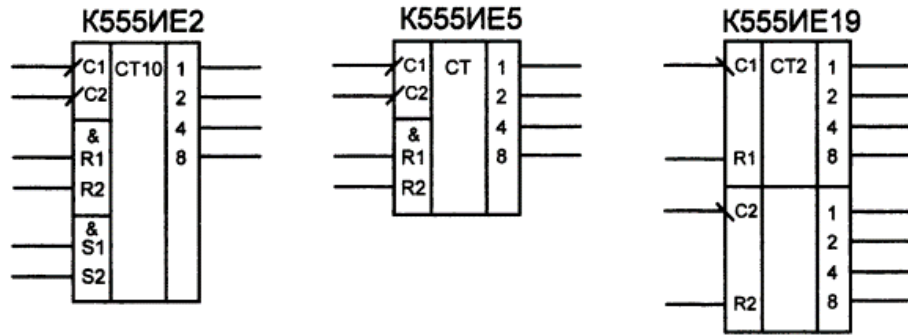


Рис. 5.3. Асинхронні лічильники серії ТТЛ

Дані типи лічильників мають входи скидання в нуль (вхід R), вхід установки в 9 (вхід S тільки у ІЕ2), рахунковий або тактовий вхід (вхід С) та виходи, які можуть позначатися як номери розрядів (0, 1, 2, 4) або як вага кожного розряду (1, 2, 4, 8). Усі асинхронні лічильники працюють за негативним фронтом вхідного сигналу С (заднім фронтом позитивного вхідного сигналу).

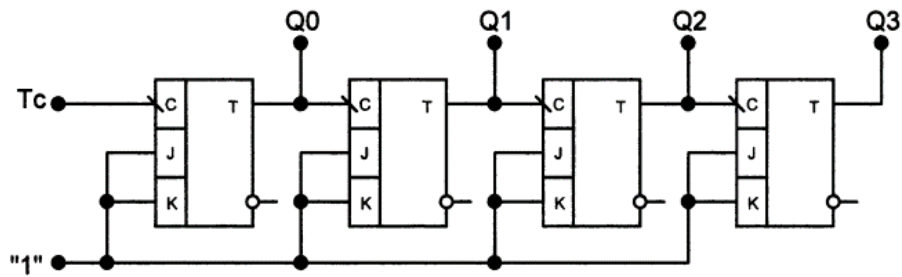


Рис. 5.4. Схема підсумовуючого лічильника на основі JK-тригерів

Підсумовуючий лічильник на основі JK-тригерів показаний на рис. 4. Таблиця станів тригерів асинхронного лічильника, що працює на додавання, представлена в табл. 5.1.

Табл. 5.1. Таблиця станів тригерів асинхронного лічильника, що працює на додавання

Число вхідних імпульсів	Стан виходів асинхронного лічильника імпульсів			
	Q3	Q2	Q1	Q0
N				
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0

13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0

Схема двійкового лічильника імпульсів на Т-тригерах, що працює на віднімання, наведена на рис. 5.5. Інформація на Т-входи кожного наступного тригера подається з інверсією виходів попередніх тригерів. Інформація про кількість імпульсів знімається з прямих виходів тригерів.

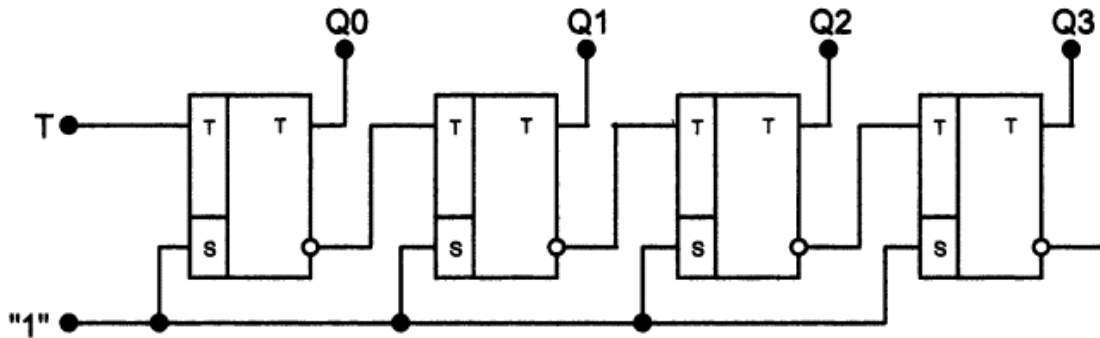


Рис. 5.5. Схема асинхронного лічильника на Т-тригерах, що працює на віднімання

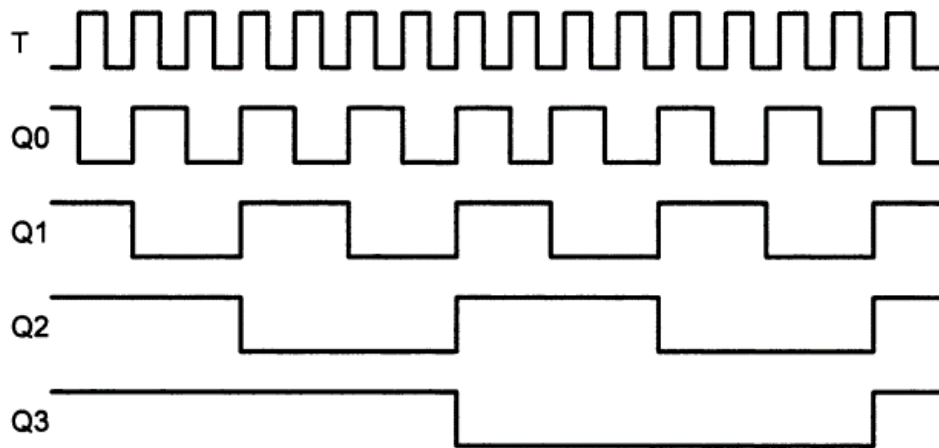


Рис. 5.6. Часові діаграми роботи лічильника на віднімання

Перед початком рахунку виходи всіх тригерів повинні бути встановлені у значення логічної одиниці, для чого на об'єднаний установчий вхід S подається імпульс установки.

На рис. 5.6 зображені часові діаграми роботи лічильника на віднімання, а таблиця станів тригерів асинхронного лічильника, що працює на віднімання, представлена в табл. 5.2.

Табл. 5.2. Таблица станів тригерів асинхронного лічильника, що працює на віднімання

Число вхідних імпульсів	Стан виходів асинхронного лічильника імпульсів			
	Q3	Q2	Q1	Q0
0	1	1	1	1
1	1	1	1	0
2	1	1	0	1
3	1	1	0	0
4	1	0	1	1
5	1	0	1	0
6	1	0	0	1
7	1	0	0	0
8	0	1	1	1
9	0	1	1	0
10	0	1	0	1
11	0	1	0	0
12	0	0	1	1
13	0	0	1	0
14	0	0	0	1
15	0	0	0	0
16	1	1	1	1

Схема двійкового лічильника імпульсів на D-тригерах, що працює на віднімання, наведена на рис. 5.7. На відміну від раніше розглянутого лічильника на T-тригерах після нульового стану всіх тригерів, з приходом першого синхроімпульсу, вони встановлюються в стан логічної одиниці.

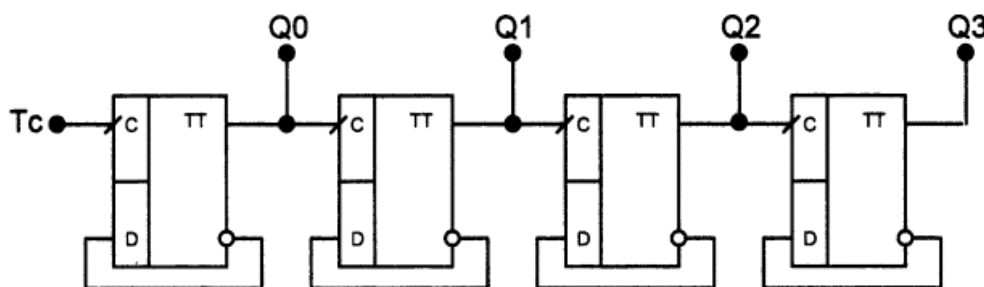


Рис. 5.7. Схема асинхронного лічильника на D-тригерах, що працює на віднімання

Надходження другого синхроімпульсу призводить до зменшення вихідного коду на одиницю. Після надходження восьмого (для трьох розрядних лічильників) або шістнадцятого (для чотирьох розрядних лічильників) імпульсу, всі тригери скидаються, і цикл рахунку повторюється.

Синхронні лічильники з асинхронним перенесенням відрізняються тим, що перемикання розрядів здійснюється одночасно, а сигнал перенесення виконується з деякою затримкою, рис. 5.8. Швидкодія даних лічильників вище, ніж асинхронних, але нижче ніж чисто синхронних.

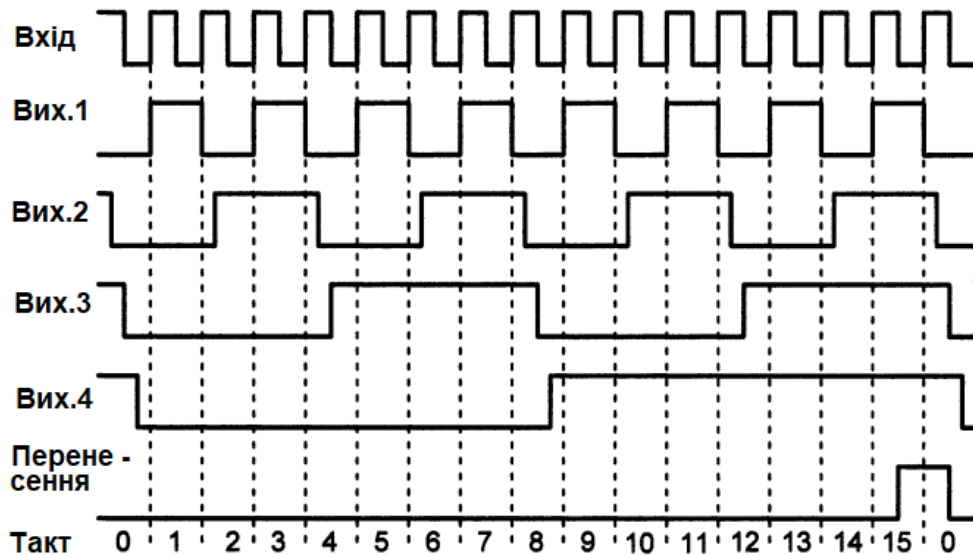


Рис. 5.8. Часова діаграма роботи чотирьох розрядного синхронного лічильника з асинхронним перенесенням з урахуванням затримок

Для об'єднання декількох синхронних лічильників з метою збільшення числа їх розрядів (каскадування) використовується спеціальний вихідний сигнал перенесення. В залежності від принципів формування цього сигналу і від принципів його використання синхронні (паралельні) лічильники діляться на лічильники з асинхронним (послідовним) перенесенням і лічильники з синхронним (паралельним) перенесенням (або повністю синхронні лічильники).

Типовими представниками синхронних лічильників з асинхронним перенесенням є мікросхеми реверсивних лічильників К555ІЕ6 (рахунок від 0 до 9) та К555ІЕ7 (рахунок від 0 до 15), рис. 5.9.

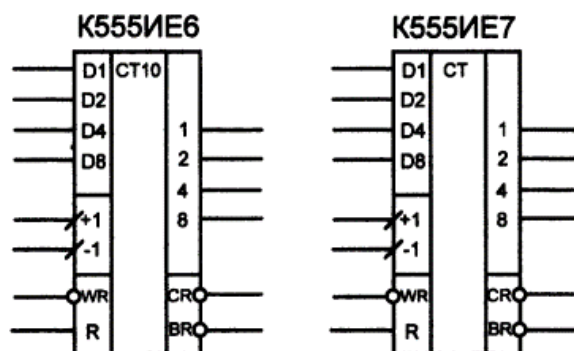


Рис. 5.9. Синхронні лічильники з асинхронним перенесенням

Синхронні лічильники з асинхронним перенесенням знайшли більш широке застосування, ніж асинхронні лічильники. Це подільники частоти, лічильники числа імпульсів, вимірювачі інтервалів часу, формувачі послідовності імпульсів.

Синхронні лічильники (паралельні лічильники) відрізняються від асинхронних тим, що перемикання розрядів в них йде паралельно, без затримки.

Це надшвидкодіючі, але і найскладніші в плані управління лічильники. У таких лічильниках сигнал перенесення виробляється тоді, коли всі виходи

лічильника встановлюються в одиницю (при прямому рахунку) або в нуль (при зворотному).

Також при включенні декількох лічильників для збільшення розрядності тактові входи С об'єднуються, а сигнал перенесення подається на вхід дозволу рахунку кожного наступного лічильника, рис. 5.10.

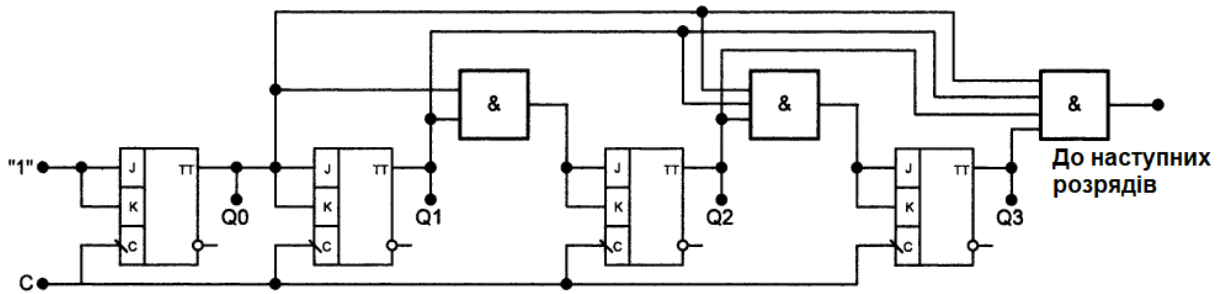


Рис. 5.10. Паралельний підсумовуючий синхронний лічильник на JK-тригерах

Оскільки лічильник має загальну лінію синхронізації, стан тригерів змінюється синхронно, тому тригери, які за синхроімпульсом повинні змінити свій стан, роблять це одночасно, що істотно підвищує швидкість синхронних лічильників. У серії промислових мікросхем, рис. 5.11, входять кілька типів синхронних лічильників, які розрізняються способом рахунку (двійковий або двійковий-десятковий, реверсивні або нереверсивні) та керуючими сигналами (відсутність або наявність сигналу скидання). Всі лічильники даного типу мають входи перенесення і каскадування.

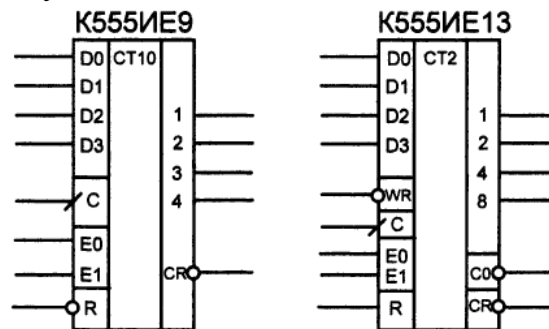


Рис. 5.11. Синхронні лічильники серії ТТЛ

Реверсивний лічильник працює як в прямому, так і в зворотному напрямку лічби імпульсів в залежності від рівня сигналу керування.

На рис. 5.12 показаний приклад схеми асинхронного двійкового реверсивного лічильника. Напрямок лічби здійснюється сигналом на вході V: при $V = 0$ лічильник працює в режимі підсумовування; при $V = 1$ – в режимі віднімання.

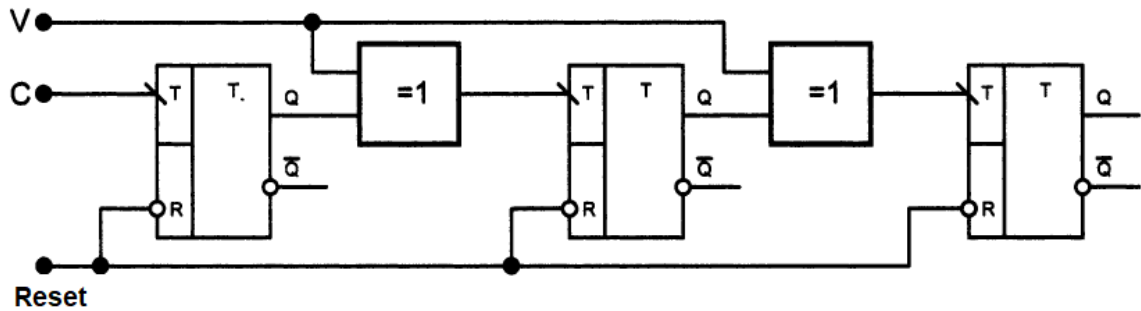


Рис. 5.12. Асинхронний двійковий реверсивний лічильник

Двійково-десяткові лічильники реалізують лічбу імпульсів у десятковій системі числення, причому кожна десяткова цифра від нуля до дев'яти кодується чотири розрядним двійковим кодом (тетрадою). Ці лічильники часто називають десятковими або декадними, оскільки вони працюють з модулем лічби, кратним десяти.

Багаторозрядний двійково-десятковий лічильник будується на основі регулярного ланцюга декад, при цьому перша (молодша) декада має вагу 10^0 , друга — 10^1 , третя — 10^2 і т.д.

Декада будується на основі чотирирозрядного двійкового лічильника, в якому вилучається надлишкове число станів. Вилучення зайвих шести станів у декаді досягається багатьма способами:

- попереднім записуванням числа 6 (двійковий код 0110); після лічби дев'ятого імпульсу вихідний код дорівнює 1111 і десятковий сигнал повертає лічильник у початковий стан 0110, отже, тут результат лічби фіксується двійковим кодом з надлишком 6;
- блокуванням переносів: лічба імпульсів до дев'яти здійснюється у двійковому коді, після чого вмикаються логічні зв'язки блокування перенесень; з надходженням десятого імпульсу лічильник закінчує цикл роботи і повертається в початковий нульовий стан;
- введенням обернених зв'язків, які забезпечують лічбу в двійковому коді й примусовим перемиканням лічильника в нульовий початковий стан після надходження десятого імпульсу.

Після скидання в нульовий початковий стан на лічильний вхід першого тригера поступають підсумовуючі імпульси U . Сигнали перенесення в старші розряди формуються звичайним асинхронним способом. Лічба до дев'яти ведеться в двійковому коді. Після приходу десятого вхідного імпульсу обернений зв'язок на основі схеми збігу виробляє сигнал $P = U^+ \overline{Q_4 Q_3 Q_2 Q_1}$, який є переносом для старшої декади і одночасно перемикає лічильник в нульовий стан. Далі цикл роботи лічильника повторюється.

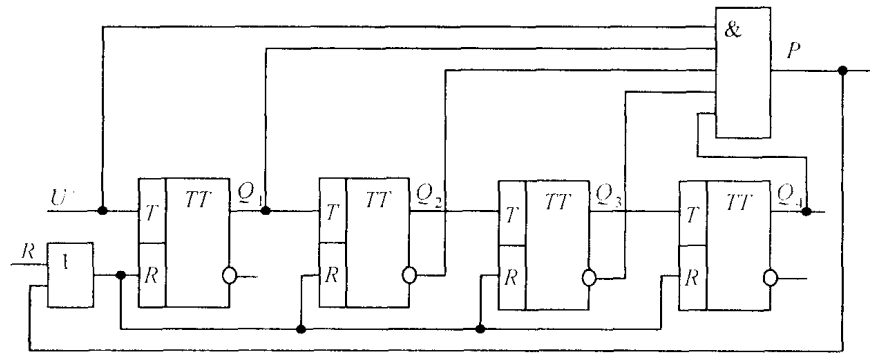


Рис. 5.13. Схема десятичного підсумовуючого лічильника з оберненими зв'язками

Схема п'яти розрядного підсумовуючого двійково-десятичного лічильника показана на рис. 5.14.

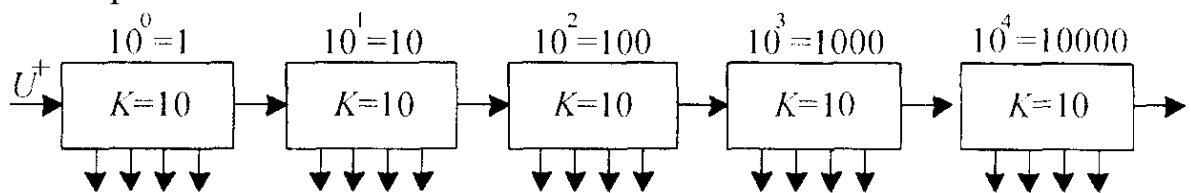


Рис. 5.14. Схема п'ятирозрядного підсумовуючого двійково-десятичного лічильника

Модуль даного лічильника складає $K_{лч} = 10^5 = 100000$, ємність лічби $N_{max} = K_{лч} - 1 = 99999$.

Виходи тригерів кожної декади підключаються до входів дешифраторів, які забезпечують візуальну індикацію стану лічильника за допомогою різного роду світлових табло.

Застосування лічильників

Існує безліч різних застосувань лічильників. Розглянемо два типові приклади застосування лічильників, характерних для цифрових систем.

Лічильник частоти – це схема, яка виконує функції вимірювання і відображення частоти сигналу. Один з найбільш фундаментальних методів реалізації такого лічильника частоти зображений на рис. 5.15, а. Схема складається з лічильника, модуля декодування і відображення, а також елементу І. На входи елемента подаються імпульси з частотою f_x і сигнал еталонної частоти, який управляє процесом подачі імпульсів частоти до лічильника через елемент І. Чаще всього лічильник, використовуваний для таких цілей, організований на каскадах двійково-десятичних лічильників і відповідно на модулі декодування і відображення, який переводить значення виходів двійково-десятичного лічильника в десятикову форму, відображаючи їх на індикаторі в читабельному вигляді.

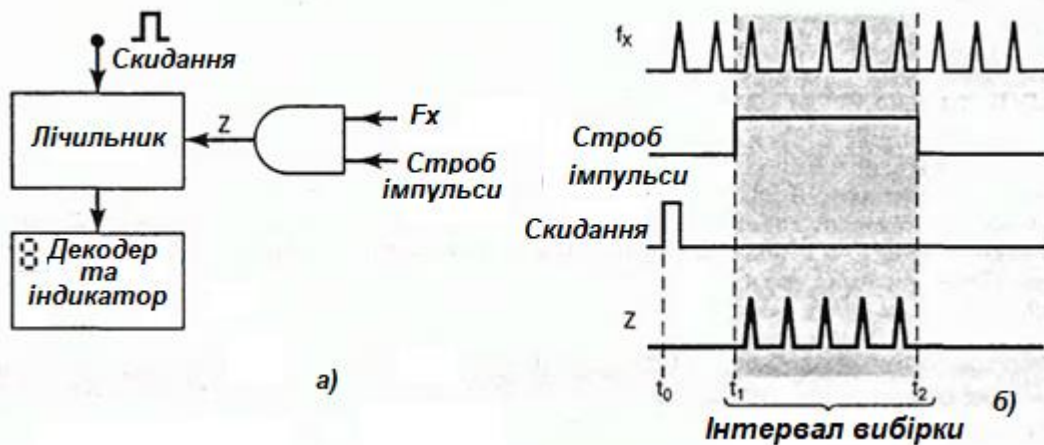


Рис. 5.15. Метод реалізації лічильника частоти

Діаграми на рис. 5.15, б ілюструють, як імпульс скидання подається в лічильник у момент t_0 для того, щоб лічильник почав роботу із стану 0. До моменту t_1 строб імпульс має низький рівень сигналу, тому на виході Z елементу І рівень сигналу також буде низьким, отже, лічильник не проводитиме рахункові дії. У період t_1-t_2 рівень строб сигналу високий; таке положення називається інтервалом дискретизації. Протягом цього інтервалу дискретизації імпульси частоти F_x поступають через елемент І, тобто проводиться рахунок. Після моменту t_2 рівень сигналу на виході елементу І стає низьким і тоді рахункові дії припиняються. Таким чином, лічильник проводитиме рахунок кількості імпульсів, що діють протягом інтервалу дискретизації, і результуючий стан лічильника буде не що інше, як частота проходження цих імпульсів.

Завдання. Частота, що вимірюється, дорівнює 3792 імпульсам в секунду (імп./с). Лічильник встановлений у стан 0 до моменту часу t_1 . Визначите покази лічильника після рахунку в інтервалі дискретизації: а) 1 с, б) 0,1 с, в) 10 мс.

Рішення

- а) Під час проходження імпульсів в інтервалі дискретизації тривалістю 1с на лічильник поступить рівно 3792 імпульси. Відповідно, у момент t_2 покази лічильника будуть рівним 3792.
- б) Під час проходження імпульсів в інтервалі дискретизації тривалістю 0,1 з кількість імпульсів через елемент І в лічильнику буде $3792 \text{ імп./с} \times 0,1$. Результатом множення буде 379,2. Це означає, що буде підраховане або 379 або 380 імпульсів залежно від того, яка частина імпульсного циклу здійснювалася на момент t_1 .
- с) У інтервалі дискретизації 10 мс = 0,01 с, тому лічильник показуватиме величину, рівну або 37, або 38.

Точність цього методу практично повністю залежить від тривалості інтервалу дискретизації, який повинен підтримуватися безпомилково.

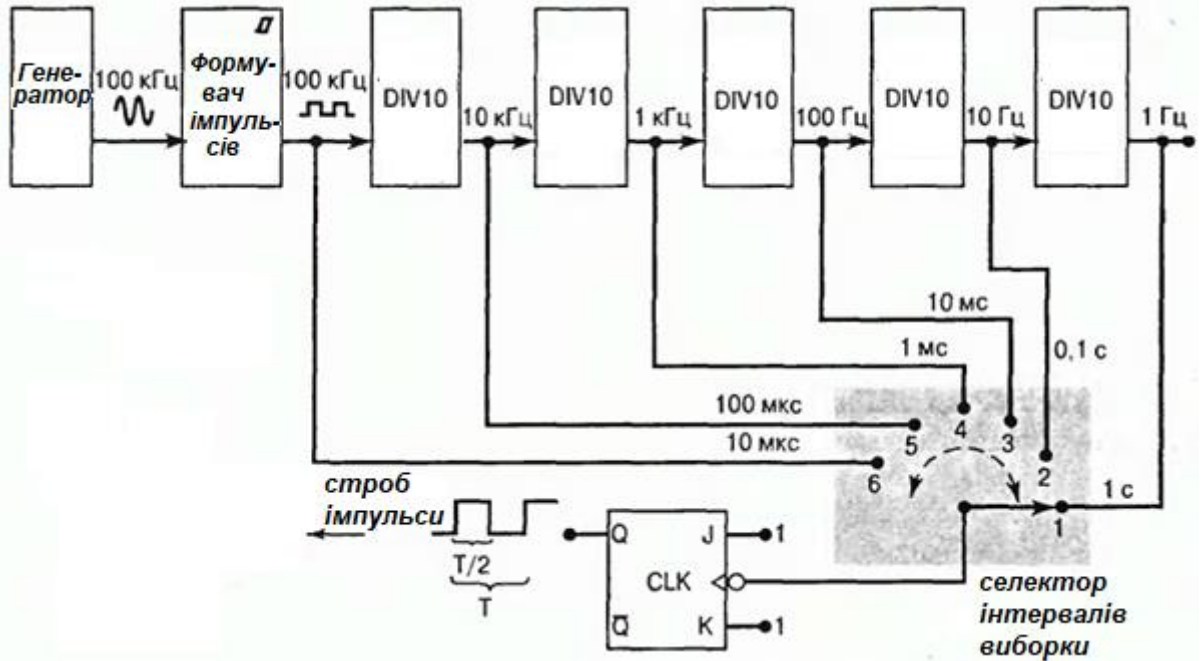


Рис. 5.16. Метод отримання точного інтервалу дискретизації для лічильника частоти

На схемі (рис.5.16) перемикач, що обертається, виконує роль з'єднувача виходу певної результуючої частоти десяткового лічильника до одиночного тригера для ділення на два. Наприклад, у положенні перемикача 1 імпульс частоти 1 Гц поданий на тригер Q, який діє як бістабільна схема, тому його виходом буде меандр з періодом $T = 2c$ і тривалістю $t_p = T/2 = 1c$. Ця тривалість і є бажаний інтервал дискретизації – 1 с. У положенні перемикача 2 інтервал дискретизації буде рівний 0,1 с, і так далі для решти положень.

Одне із застосувань лічильників, що найчастіше зустрічаються, – це таймер, який відображає час доби (години, хвилини, секунди). У разі побудови високоточного цифрового таймера необхідно дуже точно контролювати основну частоту зміни часу. На рис. 5.17 зображена схема цифрового годинника, що працює на частоті 60 Гц.

Сигнал, рівний 60 Гц, подається через тригер Шмітта для отримання меандрів розмірності 60 імп./с. Ці меандри пропускаються через лічильник з $K_{пер} = 60$, який призначений для ділення частоти 60 Гц до 1 імп./с.

Сигнал з частотою 1 імп./с потім подається на блок СЕКУНДИ, який призначений для рахунку і відображення секунд від 1 до 59.

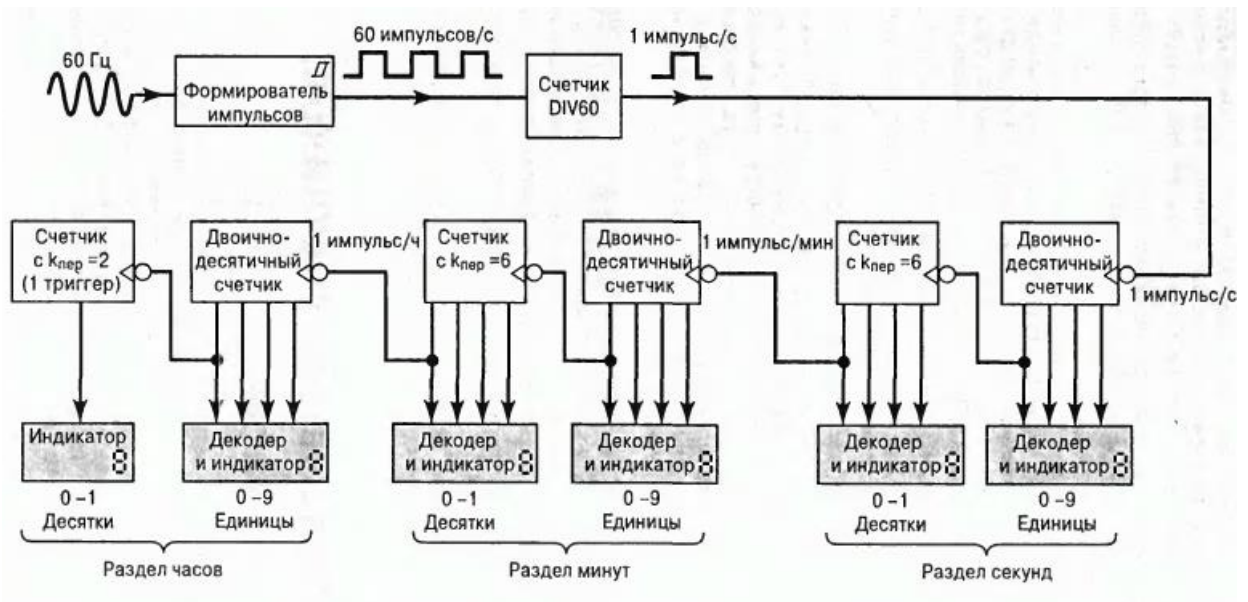


Рис. 5.17. Блок-схема цифрового годинника

Двійково-десятковий лічильник проводить один відлік в секунду. Після дев'ятої секунди лічильник скидається в 0 і одночасно перемикається лічильник з Кпер=6, проводить теж один відлік. Така послідовність триває до 59-ої секунди, при цьому лічильник з Кпер = 6 знаходиться у стані 101 (5), а двійково-десятковий лічильник - у стані 1001 (9). На індикаторі відображається 59 с. Наступний імпульс скидає двійково-десятковий лічильник в 0 і лічильник з Кпер = 6 також в 0 (такий лічильник рахує від 0 до 5).

Виходу лічильника з Кпер = 6 в блоці СЕКУНДИ характерна частота 1 імпл./хв (цей лічильник скидається кожні 60 с). Вихідний сигнал підключений до блоку ХВИЛИНИ, який рахує та відображає інформацію в хвилинах від 0 до 59. Блок ХВИЛИНИ ідентичний блоку СЕКУНДИ, він проводить операції в тій же послідовності.

Виходу лічильника з Кпер = 6 блоку ХВИЛИНИ характерна частота 1 імпл./год (цей лічильник скидається кожні 60 хвилин). Вихідний сигнал підключений до блоку ГОДИННИК, рахує та відображає рахункову інформацію в годиннику від 1 до 12. Цей блок відрізняється від двох попередніх тим, що ніколи не скидається в стан 0.